

ОГЛАВЛЕНИЕ

Предисловие	3
Введение	7
Глава I. Конструктивные и технологические особенности интегральных логических схем	
I.1. Классификация интегральных логических схем	12
I.2. Полупроводниковые интегральные схемы	17
I.3. Совмещенные интегральные схемы	25
I.4. Гибридно-пленочные интегральные схемы	26
I.5. Сравнение различных конструктивно-технологических типов интегральных логических схем	27
Глава II. Транзисторы и диоды интегральных логических схем	
II.1. Типы транзисторов интегральных схем	32
II.2. Статические характеристики и параметры транзисторов интегральных схем	38
II.3. Импульсные характеристики и параметры транзисторов интегральных схем	53
II.4. Типы диодов интегральных схем	65
II.5. Статические параметры диодов интегральных схем	66
II.6. Импульсные параметры диодов интегральных схем	73
Глава III. Пассивные компоненты интегральных схем	
III.1. Типы резисторов интегральных схем	77
III.2. Полупроводниковые резисторы	81
III.3. Пленочные резисторы	85
III.4. Конденсаторы интегральных схем	90
Глава IV. Основные типы интегральных логических схем на биполярных транзисторах и их параметры	
IV.1. Классификация интегральных логических схем на биполярных транзисторах	98
IV.2. Основные параметры интегральных логических схем	109
IV.3. Системы интегральных логических схем	122

Глава V. Интегральные логические схемы с резистивной и непосредственной связями

V.1. Статический режим	129
V.2. Переходные процессы	146
V.3. Влияние внутренней связи между транзисторами на параметры схемы	160

Глава VI. Интегральные логические схемы с резистивно-емкостной связью

VI.1. Роль конденсатора в схеме с резистивно-емкостной связью	165
VI.2. Переходные процессы	168

Глава VII. Резистивно-транзисторные интегральные логические схемы

VII.1. Статический режим	182
VII.2. Динамический режим	187
VII.3. Выбор конструкции интегральной резистивно-транзисторной схемы	190

Глава VIII. Диодно-транзисторные интегральные логические схемы

VIII.1. Основные типы диодно-транзисторных схем	192
VIII.2. Схема цасыщенного типа с одним транзистором	196
VIII.3. Схема насыщенного типа с двумя транзисторами	225
VIII.4. Схема ненасыщенного типа	228
VIII.5. Схемы со сложным инвертором	232
VIII.6. Схема с регулируемым порогом	237
VIII.7. Схемы с обратной связью	239

Глава IX. Транзистор-транзисторные интегральные логические схемы

IX.1. Основные типы транзистор-транзисторных схем	245
IX.2. Многоэмиттерный транзистор	249
IX.3. Логическая схема с простым инвертором	252
IX.4. Логическая схема со сложным инвертором	260
IX.5. Функциональный состав серии транзистор-транзисторных схем	270
IX.6. Модификации транзистор-транзисторных схем	272

Глава X. Интегральные логические схемы с объединенными эмиттерами

X.1. Основная логическая схема	274
X.2. Статический режим	276
X.3. Динамический режим	287
X.4. Пример расчета схемы	293
X.5. Модификация логических схем с объединенными эмиттерами	296
	431

Гл à ва XI. Сравнение интегральных логических схем

XI.1. Критерии и условия сравнения	300
XI.2. Сравнение по основным электрическим параметрам	303
XI.3. Логические возможности схем различных типов	315
XI.4. Требования к параметрам компонентов и технологич- ность	316
XI.5. Обобщенные критерии сравнения	319

Гл à ва XII. Микромощные интегральные логиче- ские схемы

XII.1. Факторы, определяющие необходимость разработки микромощных логических схем	323
XII.2. Методы уменьшения потребляемой мощности	324
XII.3. Компоненты микромощных схем	328
XII.4. Требования к конструкции и технологии изготовле- ния интегральных микромощных схем	334
XII.5. Особенности статического и динамического режимов микромощных логических схем	335
XII.6. Сравнение микромощных логических схем	340
XII.7. Специальные микромощные схемы	343

Гл à ва XIII. Импульсные помехи в цифровых устройствах и помехоустойчивость инте- гральных логических схем

XIII.1. Типы импульсных помех	349
XIII.2. Импульсные помехи, генерируемые в линиях связи	352
XIII.3. Импульсные помехи, наводимые в линиях связи	355
XIII.4. Импульсные помехи, наводимые в соединительных проводниках	359
XIII.5. Определение импульсной помехоустойчивости логи- ческих схем	365
XIII.6. Импульсная помехоустойчивость интегральных логи- ческих схем	370

Гл à ва XIV. Некоторые вопросы статистической оценки параметров интегральных логических схем

XIV.1. Задачи статистической оценки параметров	388
XIV.2. Примеры статистической оценки параметров инте- гральных логических схем и устройств	397

Приложение I. Методы приближенного вычисления вероят- ностных характеристик функций нескольких случайных пе- ременных

Приложение II. Функция распределения потребляемой мощности	404
---	-----

Заключение

Список основных обозначений	410
---------------------------------------	-----

Литература

Литература	412
----------------------	-----

Литература	419
----------------------	-----

Литература	424
----------------------	-----